

# EL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

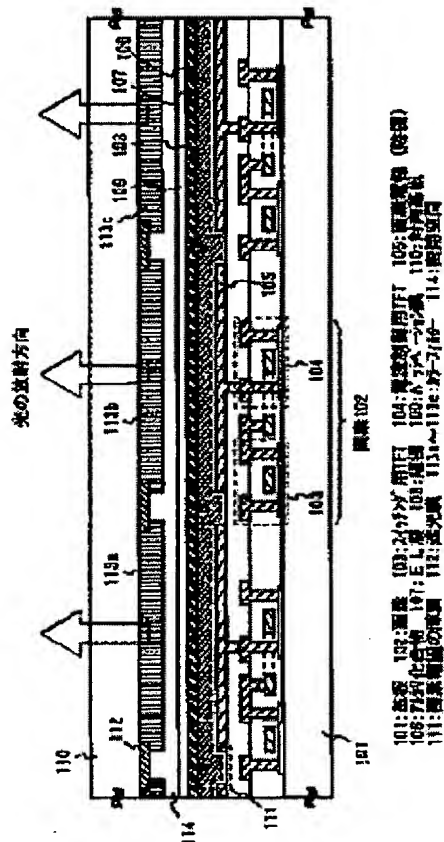
Patent number: JP2001217072  
Publication date: 2001-08-10  
Inventor: YAMAZAKI SHUNPEI; MIZUKAMI MAYUMI; KONUMA TOSHIMITSU  
Applicant: SEMICONDUCTOR ENERGY LAB  
Classification:  
- international: G03B17/18; G09F9/00; G09F9/30; H01L27/32; H01L51/50; H01L51/52; H05B33/04; H05B33/10; H05B33/12; H05B33/14; G03B17/18; G09F9/00; G09F9/30; H01L27/28; H01L51/50; H05B33/04; H05B33/10; H05B33/12; H05B33/14; (IPC1-7): H05B33/04; G03B17/18; G09F9/00; G09F9/30; H05B33/10; H05B33/12; H05B33/14  
- european: H01L27/32M2; H01L51/52C; H01L51/52E2  
Application number: JP20000281054 20000918  
Priority number(s): JP20000281054 20000918; JP19990264672 19990917; JP19990264680 19990917; JP19990336248 19991126; JP19990336247 19991126

Report a data error here

## Abstract of JP2001217072

**PROBLEM TO BE SOLVED:** To provide a low-cost and high-resolution EL display device.

**SOLUTION:** Pixels 102 containing an EL element with a pixel electrode 105 connected to a TFT for current control 104 are set in array on a substrate, and on a counter substrate 110, a light-shield film is formed at a place corresponding to the edge of the pixels 102, and a color filter 113 at a place corresponding to the pixels 102. This light-shield film 112 makes the contour of the pixels clear, enabling a high-resolution image display. Further, since almost a whole production line for the liquid crystal display device can be diverted for the production of the EL display device of the present invention, the capital investment is small reducing the total production cost.



**Family list**12 family members for: **JP2001217072**

Derived from 10 applications

- 1 EL display device and method for making same**  
**Inventor:** SHUNPEI YAMAZUKI (JP); MAYUMI MIZUKAMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB (JP)  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+4)  
**Publication info:** **CN1289151 A** - 2001-03-28
- 2 El display device and method for manufacturing the same**  
**Inventor:** MIZUKAMI MAYUMI (JP); KONUMA TOSHIMITSU (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB (JP)  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+3)  
**Publication info:** **EP1085576 A2** - 2001-03-21  
**EP1085576 A3** - 2004-04-28
- 3 EL DISPLAY DEVICE AND ITS MANUFACTURING METHOD**  
**Inventor:** YAMAZAKI SHUNPEI; MIZUKAMI MAYUMI; (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB  
**EC:** H01L27/32M2; H01L51/52C; (+1) **IPC:** G03B17/18; G09F9/00; G09F9/30 (+23)  
**Publication info:** **JP2001217072 A** - 2001-08-10
- 4 EL DISPLAY DEVICE AND MANUFACTURING METHOD FOR THE SAME**  
**Inventor:** KONUMA TOSHIMITSU; MIZUKAMI MAYUMI; (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB K K  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+2)  
**Publication info:** **KR20010067183 A** - 2001-07-12
- 5 A DISPLAY DEVICE**  
**Inventor:** YAMAZAKI SHUNPEI (JP); MIZUKAMI MAYUMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB K K (JP)  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+4)  
**Publication info:** **KR20050096892 A** - 2005-10-06
- 6 EL display device and method for manufacturing the same**  
**Inventor:** YAMAZAKI SHUNPEI (JP); MIZUKAMI MAYUMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB (JP)  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+2)  
**Publication info:** **TW516244B B** - 2003-01-01
- 7 Display device**  
**Inventor:** YAMAZAKI SHUNPEI (JP); MIZUKAMI MAYUMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB (JP)  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+2)  
**Publication info:** **TW522453B B** - 2003-03-01
- 8 EL display device**  
**Inventor:** YAMAZAKI SHUNPEI (JP); MIZUKAMI MAYUMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB (US)  
**EC:** H01L51/52C; H01L27/32M2; (+1) **IPC:** H01L27/32; H01L51/52; H01L27/28 (+3)  
**Publication info:** **US6445005 B1** - 2002-09-03
- 9 EL DISPLAY DEVICE**  
**Inventor:** YAMAZAKI SHUNPEI (JP); MIZUKAMI MAYUMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB (US)  
**EC:** H01L27/32 **IPC:** H01L27/32; H01L27/28; (IPC1-7): H01L29/04  
**Publication info:** **US6894312 B2** - 2005-05-17  
**US2002190257 A1** - 2002-12-19
- 10 El display device and method for manufacturing the same**  
**Inventor:** YAMAZAKI SHUNPEI (JP); MIZUKAMI MAYUMI (JP); (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB  
**EC:** H01L27/32 **IPC:** H01L27/32; H01L27/28; (IPC1-7): G09G3/00  
**Publication info:** **US2005162092 A1** - 2005-07-28

---

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 ( J P )

# (12) 公開特許公報 ( A )

(11) 特許出願公開番号

特開2001-217072

( P 2 0 0 1 - 2 1 7 0 7 2 A )

(43) 公開日 平成13年 8 月10日 (2001. 8. 10)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	ターコード (参考)
H05B 33/04		H05B 33/04	2H102
G03B 17/18		G03B 17/18	Z 3K007
G09F 9/00	338	G09F 9/00	338 5C094
9/30	338	9/30	338 5G435
	349		349 C

審査請求 未請求 請求項の数14 O L (全20頁) 最終頁に続く

(21) 出願番号 特願2000-281054 ( P 2000 - 281054 )

(22) 出願日 平成12年 9 月18日 (2000. 9. 18)

(31) 優先権主張番号 特願平11-264672

(32) 優先日 平成11年 9 月17日 (1999. 9. 17)

(33) 優先権主張国 日本 ( J P )

(31) 優先権主張番号 特願平11-264680

(32) 優先日 平成11年 9 月17日 (1999. 9. 17)

(33) 優先権主張国 日本 ( J P )

(31) 優先権主張番号 特願平11-336248

(32) 優先日 平成11年11月26日 (1999. 11. 26)

(33) 優先権主張国 日本 ( J P )

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72) 発明者 水上 真由美

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72) 発明者 小沼 利光

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

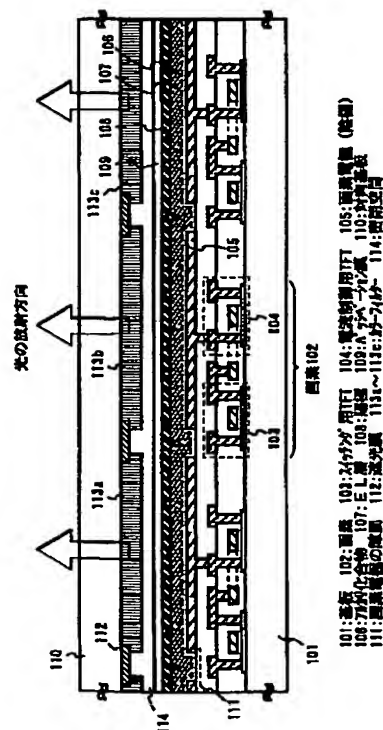
最終頁に続く

(54) 【発明の名称】 E L 表示装置及びその作製方法

(57) 【要約】

【課題】 安価で高精細な E L 表示装置を提供する。

【解決手段】 電流制御用 T F T 1 0 4 に接続された画素電極 1 0 5 を陰極とする E L 素子を含む画素 1 0 2 が基板上に配列され、対向基板 1 1 0 には画素 1 0 2 の縁に対応した位置に遮光膜 1 1 2 が、画素 1 0 2 に対応した位置にカラーフィルター 1 1 3 が形成される。この遮光膜 1 1 2 により画素の輪郭が明瞭なものとなり、高精細な画像表示が可能となる。また、本願発明の E L 表示装置は液晶表示装置の製造ラインの殆どを転用することができるため、設備投資の負担が少なく、総合的な製造コストが低い。



## 【特許請求の範囲】

【請求項 1】 T F T、該 T F T に電氣的に接続された画素電極及び該画素電極を陰極とする E L 素子を含む画素が配列されたアクティブマトリクス基板並びに前記アクティブマトリクス基板に貼り合わせられた対向基板を有し、前記対向基板には前記画素の縁に対応した位置に遮光膜が設けられていることを特徴とする E L 表示装置。

【請求項 2】 T F T、該 T F T に電氣的に接続された画素電極及び該画素電極を陰極とする E L 素子を含む画素が配列されたアクティブマトリクス基板並びに前記アクティブマトリクス基板に貼り合わせられた対向基板を有し、前記対向基板は前記アクティブマトリクス基板との間に密閉空間を形成するように貼り合わせられ、前記対向基板には前記画素の縁に対応した位置に遮光膜が設けられていることを特徴とする E L 表示装置。

【請求項 3】 T F T、該 T F T に電氣的に接続された画素電極及び該画素電極を陰極とする E L 素子を含む画素が配列されたアクティブマトリクス基板並びに前記アクティブマトリクス基板に貼り合わせられた対向基板を有し、前記対向基板には前記画素の縁に対応した位置に遮光膜が設けられ、且つ、前記画素に対応した位置にカラーフィルターが設けられていることを特徴とする E L 表示装置。

【請求項 4】 T F T、該 T F T に電氣的に接続された画素電極及び該画素電極を陰極とする E L 素子を含む画素が配列されたアクティブマトリクス基板並びに前記アクティブマトリクス基板に貼り合わせられた対向基板を有し、前記対向基板は前記アクティブマトリクス基板との間に密閉空間を形成するように貼り合わせられ、前記対向基板には前記画素の縁に対応した位置に遮光膜が設けられ、且つ、前記画素に対応した位置にカラーフィルターが設けられていることを特徴とする E L 表示装置。

【請求項 5】 請求項 3 または請求項 4 において、前記カラーフィルターは乾燥剤を含有した樹脂からなることを特徴とする E L 表示装置。

【請求項 6】 請求項 1 乃至請求項 5 のいずれかにおいて、前記遮光膜は乾燥剤を含有した樹脂からなることを特徴とする E L 表示装置。

【請求項 7】 請求項 1 乃至請求項 5 のいずれかにおいて、前記 E L 素子はポリマー系有機物質からなる発光層を含むことを特徴とする E L 表示装置。

【請求項 8】 請求項 1 乃至請求項 7 のいずれかに記載の E L 表示装置を用いたことを特徴とする電子装置。

【請求項 9】 T F T、該 T F T に電氣的に接続された画素電極及び該画素電極を陰極とする E L 素子を含む画素が配列されたアクティブマトリクス基板を形成し、対向基板に遮光膜を形成し、

前記遮光膜と前記画素の縁とが前記対向基板の法線方向から見て重なるように、前記遮光膜の形成された対向基板を前記アクティブマトリクス基板に貼り合わせること

を特徴とする E L 表示装置の作製方法。

【請求項 10】 T F T、該 T F T に電氣的に接続された画素電極及び該画素電極を陰極とする E L 素子を含む画素が配列されたアクティブマトリクス基板を形成し、対向基板に遮光膜及びカラーフィルターを形成し、前記遮光膜と前記画素の縁とが、並びに前記カラーフィルターと前記画素とが前記対向基板の法線方向から見て重なるように、前記遮光膜の形成された対向基板を前記アクティブマトリクス基板に貼り合わせることを特徴とする E L 表示装置の作製方法。

【請求項 11】 請求項 10 において、前記カラーフィルターとして乾燥剤を含有した樹脂が用いられることを特徴とする E L 表示装置の作製方法。

【請求項 12】 請求項 9 乃至請求項 11 のいずれかにおいて、前記アクティブマトリクス基板と前記対向基板との間には密閉空間が形成されることを特徴とする E L 表示装置の作製方法。

【請求項 13】 請求項 9 乃至請求項 11 のいずれかにおいて、前記遮光膜として乾燥剤を含有した樹脂が用いられることを特徴とする E L 表示装置の作製方法。

【請求項 14】 請求項 9 乃至請求項 11 のいずれかにおいて、前記 E L 素子の発光層としてポリマー系有機物質が用いられることを特徴とする E L 表示装置の作製方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本願発明は半導体素子（半導体薄膜を用いた素子、代表的には薄膜トランジスタ）を基板上に作り込んで形成された E L（エレクトロルミネッセンス）表示装置及びその E L 表示装置を表示部として有する電子装置に関する。

## 【0002】

【従来の技術】 近年、基板上に薄膜トランジスタ（以下、T F T という）を形成する技術が大幅に進歩し、アクティブマトリクス型表示装置への応用開発が進められている。特に、ポリシリコン膜を用いた T F T は、従来のアモルファスシリコン膜を用いた T F T よりも電界効果移動度が高いので、高速動作が可能である。そのため、従来、基板外の駆動回路で行っていた画素の制御を、画素と同一の基板上に形成した駆動回路で行うことが可能となっている。

【0003】 このようなアクティブマトリクス型表示装置は、同一基板上に様々な回路や素子を作り込むことで製造コストの低減、表示装置の小型化、歩留まりの上昇、スループットの低減など、様々な利点が得られるとして注目されている。

【0004】 アクティブマトリクス型 E L 表示装置は、各画素のそれぞれに T F T でなるスイッチング素子を設け、そのスイッチング素子によって電流制御を行う駆動素子を動作させて E L 層（厳密には発光層）を発光させ

る。例えば特開平 10-189252 号に記載された EL 表示装置がある。

【0005】

【発明が解決しようとする課題】本願発明は、安価で高精細な画像表示の可能な EL 表示装置を提供することを課題とする。そして、そのような EL 表示装置を表示部として用いることにより表示部の視認性が高い電子装置を提供することを課題とする。

【0006】

【課題を解決するための手段】本願発明について図 1 を用いて説明する。図 1 において、101 は絶縁表面を有する基板であり、石英基板などの絶縁基板または表面に絶縁膜を設けたガラス基板、セラミックス基板、結晶化ガラス基板、金属基板もしくはプラスチック基板を用いることができる。

【0007】基板 101 上には画素 102 が形成される。なお、図 1 では三つの画素を図示しているが、実際にはさらに複数の画素がマトリクス状に形成される。また、ここでは三つの画素の一つについて説明するが、他の画素も同じ構造である。

【0008】画素 102 には各々スイッチング用 TFT 103 と電流制御用 TFT 104 の二つの TFT が形成される。このとき、スイッチング用 TFT 103 のドレインは電流制御用 TFT 104 のゲートに電気的に接続されている。さらに、電流制御用 TFT 104 のドレインには画素電極（この場合、EL 素子の陰極を兼ねる）105 が電気的に接続される。こうして画素 102 が形成される。

【0009】TFT の各配線及び画素電極は低抵抗な金属膜を用いて形成すれば良い。ここではアルミニウム合金膜を用いると良い。

【0010】画素電極 105 まで形成されたら、全ての画素電極の上にアルカリ金属もしくはアルカリ土類金属を含む絶縁性化合物（以下、アルカリ化合物という）106 が形成される。なお、アルカリ化合物 106 の輪郭を点線で示しているのは数 nm 程度と膜厚が薄い層状に形成されているのか、島状に点在しているのか不明だからである。

【0011】また、アルカリ化合物としては、フッ化リチウム (LiF)、酸化リチウム (Li<sub>2</sub>O)、フッ化バリウム (BaF<sub>2</sub>)、酸化バリウム (BaO)、フッ化カルシウム (CaF<sub>2</sub>)、酸化カルシウム (CaO)、酸化ストロンチウム (SrO) または酸化セシウム (Cs<sub>2</sub>O) を用いることができる。これらは絶縁性であるため、層状に形成されたとしても画素電極間のショート（短絡）を招くようなことはない。

【0012】勿論、MgAg 電極のような公知の導電性を有する材料を陰極として用いることも可能であるが、画素電極同士が短絡しないように、陰極自体を選択的に設けるか、パターンニングを行う必要がある。

【0013】アルカリ化合物 106 が形成されたら、その上に EL 層（エレクトロルミネッセンス層）107 が形成される。EL 層 107 は公知の材料や構造を用いることができるが本願発明では白色発光の可能な材料を用いる。構造としては、再結合の場を提供する発光層だけで EL 層としても良いし、必要に応じて電子注入層、電子輸送層、正孔輸送層、電子阻止層、正孔素子層もしくは正孔注入層を積層しても良い。本明細書中では、キャリアの注入、輸送または再結合が行われる層をすべて含めて EL 層と呼ぶ。

【0014】また、EL 層 107 として用いる有機物質は低分子系有機物質であってもポリマー系（高分子系）有機物質であっても良い。しかし、スピンコート法や印刷法など容易な成膜方法で形成できるポリマー系有機物質を用いることが望ましい。なお、図 1 の構造は白色発光の EL 層とカラーフィルターとを組み合わせたカラー表示方式である。

【0015】また、青色又は青緑発光の EL 層と蛍光体（蛍光性の色変換層：CCM）とを組み合わせたカラー表示方式、RGB に対応した EL 層を重ねることでカラー表示を行う方式も採用できる。

【0016】EL 層 107 の上には、陽極 108 として透明導電膜が形成される。透明導電膜としては、酸化インジウムと酸化スズとの化合物（ITO と呼ばれる）、酸化インジウムと酸化亜鉛との化合物、酸化スズまたは酸化亜鉛などを用いることが可能である。

【0017】また、陽極 108 の上にはパッシベーション膜 109 として絶縁膜が設けられる。パッシベーション膜 109 としては、窒化珪素膜、窒化酸化珪素膜 (SiO<sub>x</sub>N<sub>y</sub> で表される) を用いることが好ましい。酸化珪素膜を用いることも可能であるが、なるべく酸素の含有量が少ない絶縁膜が好ましい。

【0018】ここまで完成した基板を本明細書ではアクティブマトリクス基板と呼ぶ。即ち、TFT、その TFT に電気的に接続された画素電極及びその画素電極を陰極とする EL 素子（陰極、EL 層及び陽極からなるコンデンサ）の形成された基板をアクティブマトリクス基板と呼ぶ。

【0019】さらに、アクティブマトリクス基板には、EL 素子を封入するようにして対向基板 110 が貼り付けられ、その対向基板 110 には遮光膜 112 及びカラーフィルター 113a~113c が設けられる。

【0020】このとき観測者の視線方向（対向基板の法線方向）から見て画素電極 105 のなす隙間 111 が隠されるように遮光膜 112 を設ける、即ち、対向基板の法線方向から見て遮光膜 112 と画素の縁とが重なる（一致する）ように設ける。これは、その部分が非発光部であることと、画素電極の端部では電界が複雑になり所望の輝度もしくは色度で発光させることができないからである。

【0021】即ち、遮光膜112を画素電極105の縁（端部）及び隙間111に対応した位置に設けることで画素間の輪郭を明瞭なものとするができる。なお、本発明では画素電極の輪郭が画素の輪郭に一致するため、遮光膜112は画素の縁に対応した位置に設けられているとも言える。また、画素の縁に対応した位置とは、前述の対向基板の法線方向から見て画素の縁と重なる位置を指す。

【0022】また、カラーフィルター113a~113cは、113aが赤色、113bが緑色、113cが青色の光を抽出するカラーフィルターである。これらのカラーフィルターは、画素102に対応する位置に形成され、これにより画素ごとに取り出す光の色を変えることができる。原理的にはカラーフィルターを用いた液晶表示装置のカラー化方式と同様である。なお、画素に対応した位置とは、前述の対向基板の法線方向から見て画素と重なる（一致する）位置を指す。即ち、対向基板の法線方向から見てカラーフィルター113a~113cとそれに対応する各画素とが重なるように設ける。

【0023】但し、カラーフィルターは特定の波長の光を抽出することで透過した光の色純度を向上させるフィルターである。従って、取り出すべき波長の光成分が少ない場合には、その波長の光の輝度が極端に小さかったり、色純度が悪かったりという不具合を生じうる。従って、本願発明で用いることのできる白色発光のEL層に限定はないが、白色発光のスペクトル成分の中に、可能な限り純度の高い赤色、緑色及び青色の発光スペクトルを含むことが望ましい。

【0024】ここで本願発明で用いるEL層の代表的なxy色度図を図15に示す。図15(A)は公知の白色発光のポリマー系有機物質が発する光の色度座標を示している。公知の材料では色純度の高い赤色の実現されておらず、赤色の代用に黄色や橙色が用いられている。従って、加法混色により得られた白色は、やや緑みのある白色や黄色みのある白色となる。また、赤色、緑色及び青色の各々の発光スペクトルはブロードなものであるため、それらを混ぜるとやはり純度の高い単色光を取り出すのが難しくなってしまう。

【0025】そのため、現状では図16(A)の色度座標で示されるような有機物質をEL層として用いることでも十分にカラー表示を行うことができるが、さらに純度が高く明るいカラー表示を得るためには、図16(B)の色度座標で示されるような有機物質をEL層として用いることが望ましい。

【0026】図16(B)の色度座標で示される有機物質は、半値幅が狭く（発光ピークが鋭く）、純度の高い単色光が得られる有機物質を混ぜて白色発光のEL層を形成した場合の例である。カラーフィルターから色純度の高い赤色、緑色及び青色を得るためには、色純度の高い赤色、緑色及び青色の発光スペクトルを持つ材料を混

ぜて白色発光のEL層を形成する必要がある。また、純度だけでなく半値幅の狭いスペクトルが得られる材料を用いることでスペクトルの鋭い白を再現することができる。そして、このような白色発光のEL層を本願発明のEL層として用いると、さらに明るいカラー画像を表示することが可能となる。

【0027】なお、上述のカラーフィルター113a~113cに酸化バリウム、酸化カルシウム、酸化リチウムなどの周期表の1族もしくは2族に属する元素の酸化物を乾燥剤として含有させることもできる。この場合、赤色、緑色または青色の顔料と乾燥剤とを含有させた樹脂膜をカラーフィルターとすれば良い。

【0028】ところで、ここでは図示されないが、対向基板110はシール剤によってアクティブマトリクス基板に貼り付けられており、114で示される空間は密閉空間となっている。

【0029】対向基板110としては、光の進行を妨げないように透光性の基板を用いる必要がある。例えば、ガラス基板、石英基板またはプラスチック基板が好ましい。また、遮光膜112としては、黒色顔料やカーボンを含む樹脂やチタン膜などの遮光性の高い薄膜を用いれば良い。なお、上述のカラーフィルター113a~113c同様に遮光膜112に酸化バリウム、酸化カルシウム、酸化リチウムなどの周期表の1族もしくは2族に属する元素の酸化物を乾燥剤として含有させることも有効である。

【0030】また、密閉空間114は不活性ガス（希ガスや窒素ガス）を充填しても良いし、不活性液体を充填しても良い。また、透光性の接着剤を充填して、基板全体を接着させても構わない。さらに、この密閉空間114には酸化バリウム等の乾燥剤を設けておくことが好ましい。EL層107は水分に極めて弱いので、密閉空間114には極力水分が侵入しないようにすることが望ましい。

【0031】以上のような構成でなる本願発明のEL表示装置はEL素子から発した光が対向基板を透過して放射されて観測者の目に入る。そのため観測者は対向基板側から画像を認識することができる。このとき、本願発明のEL表示装置の特徴は、まず、EL素子と観測者との間に、画素電極105の隙間111を隠すように遮光膜112を設ける点である。これにより画素間の輪郭が明瞭なものとなり、高精細な画像表示が可能となる。なお、この効果は対向基板110に遮光膜112が設けられていることにより生じる効果であり、少なくとも遮光膜112が設けられていれば得られる効果である。

【0032】また、遮光膜112及びカラーフィルター113は対向基板110に設けられ、且つ、対向基板110はEL素子をEL素子の劣化を抑制するシーリング材としての機能をも兼ねる。遮光膜112やカラーフィルター113をアクティブマトリクス基板側に設ける

と、成膜工程とパターニング工程が増えるが、対向基板に設けることによりアクティブマトリクス基板の作製工程数の増加を抑えることができる。

【0033】また、本願発明のように、対向基板110に遮光膜112やカラーフィルター113を設けて、さらに対向基板とアクティブマトリクス基板とをシール剤で接着するという構造は、液晶表示装置の構造に共通する点がある。即ち、現存する液晶表示装置の殆どの製造ラインを転用して本願発明のEL表示装置を作製することが可能であり、設備投資を大幅に削減することで総合的な製造コストの低減が可能である。

【0034】以上のように、本願発明を実施することにより安価で高精細な画像表示を可能とするEL表示装置が得られる。そして、そのようなEL表示装置を表示部として用いることにより表示部の視認性が高い電子装置が得られる。

【0035】

【発明の実施の形態】本発明の実施の形態について、図2、図3を用いて説明する。図2に示したのは本願発明であるEL表示装置の画素部の断面図であり、図3(A)はその上面図、図3(B)はその回路構成である。実際には画素がマトリクス状に複数配列されて画素部(画像表示部)が形成される。なお、図3(A)をA-A'で切断した断面図が図2に相当する。従って図2及び図3で共通の符号を用いているので、適宜両図面を参照すると良い。また、図3の上面図では二つの画素を図示しているが、どちらも同じ構造である。

【0036】図2において、11は基板、12は下地となる絶縁膜(以下、下地膜という)である。基板11としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板(プラスチックフィルムも含む)を用いることができる。

【0037】また、下地膜12は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜12としては、珪素(シリコン)を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜( $\text{SiO}_x\text{N}_y$ で示される)など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。

【0038】また、下地膜12に放熱効果を持たせることによりTFTの発熱を発散させることはTFTの劣化又はEL素子の劣化を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。

【0039】ここでは画素内に二つのTFTを形成している。201はスイッチング用素子として機能するTFT(以下、スイッチング用TFTという)、202はEL素子へ流す電流量を制御する電流制御用素子として機

能するTFT(以下、電流制御用TFTという)であり、どちらもnチャネル型TFTで形成されている。

【0040】nチャネル型TFTの電界効果移動度はpチャネル型TFTの電界効果移動度よりも大きいため、動作速度が早く大電流を流しやすい。また、同じ電流量を流すにもTFTサイズはnチャネル型TFTの方が小さくできる。そのため、nチャネル型TFTを電流制御用TFTとして用いた方が表示部の有効面積が広くなるので好ましい。

【0041】pチャネル型TFTはホットキャリア注入が殆ど問題にならず、オフ電流値が低いといった利点があつて、スイッチング用TFTとして用いる例や電流制御用TFTとして用いる例が既に報告されている。しかしながら本願発明では、LDD領域の位置を異ならせた構造とすることでnチャネル型TFTにおいてもホットキャリア注入の問題とオフ電流値の問題を解決し、全ての画素内のTFT全てをnチャネル型TFTとしている点にも特徴がある。

【0042】ただし、本願発明において、スイッチング用TFTと電流制御用TFTをnチャネル型TFTに限定する必要はなく、両方又はどちらか片方にpチャネル型TFTを用いることも可能である。

【0043】スイッチング用TFT201は、ソース領域13、ドレイン領域14、LDD領域15a~15d、高濃度不純物領域16及びチャネル形成領域17a、17bを含む活性層、ゲート絶縁膜18、ゲート電極19a、19b、第1層間絶縁膜20、ソース配線21並びにドレイン配線22を有して形成される。

【0044】また、図3に示すように、ゲート電極19a、19bは別の材料(ゲート電極19a、19bよりも低抵抗な材料)で形成されたゲート配線211によって電氣的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造(直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造)であっても良い。マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本願発明では画素のスイッチング素子201をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。

【0045】また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜18は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあらゆる導電膜を用いることができる。

【0046】さらに、スイッチング用TFT201においては、LDD領域15a~15dは、ゲート絶縁膜18を介してゲート電極19a、19bと重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。



【0047】なお、チャネル形成領域とLDD領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層であり、ゲート電圧が印加されない領域）を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。

【0048】以上のように、マルチゲート構造のTFTを画素のスイッチング素子201として用いることにより、十分にオフ電流値の低いスイッチング素子を実現することができる。そのため、特開平10-189252号公報の図2のようなコンデンサーを設けなくても十分な時間（選択されてから次に選択されるまでの間）電流制御用TFTのゲート電圧を維持しうる。

【0049】次に、電流制御用TFT202は、ソース領域31、ドレイン領域32、LDD領域33及びチャネル形成領域34を含む活性層、ゲート絶縁膜18、ゲート電極35、第1層間絶縁膜20、ソース配線36並びにドレイン配線37を有して形成される。なお、ゲート電極35はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0050】図2に示すように、スイッチング用TFTのドレインは電流制御用TFTのゲートに接続されている。具体的には電流制御用TFT202のゲート電極35はスイッチング用TFT201のドレイン領域14とドレイン配線（接続配線とも言える）22を介して電気的に接続されている。また、ソース配線36は電源供給線212に接続される。

【0051】電流制御用TFT202はEL素子203に注入される電流量を制御するための素子であるが、EL素子の劣化を考慮するとあまり多くの電流を流すことは好ましくない。そのため、電流制御用TFT202に過剰な電流が流れないように、チャネル長（L）は長めに設計することが好ましい。望ましくは一画素あたり0.5～2μm（好ましくは1～1.5μm）となるようにする。

【0052】以上のことを踏まえると、図9に示すように、スイッチング用TFTのチャネル長をL1（但しL1=L1a+L1b）、チャネル幅をW1とし、電流制御用TFTのチャネル長をL2、チャネル幅をW2とした時、W1は0.1～5μm（代表的には0.5～2μm）、W2は0.5～10μm（代表的には2～5μm）とするのが好ましい。また、L1は0.2～18μm（代表的には2～15μm）、L2は1～50μm（代表的には10～30μm）とするのが好ましい。但し、本願発明は以上の数値に限定されるものではない。

【0053】また、スイッチング用TFT201に形成されるLDD領域の長さ（幅）は0.5～3.5μm、代表的には2.0～2.5μmとすれば良い。

【0054】また、図2に示したEL表示装置は、電流

制御用TFT202において、ドレイン領域32とチャネル形成領域34との間にLDD領域33が設けられ、且つ、LDD領域33がゲート絶縁膜18を介してゲート電極35に重なっている領域と重なっていない領域とを有する点にも特徴がある。

【0055】電流制御用TFT202は、EL素子203を発光させるための電流を供給すると同時に、その供給量を制御して階調表示を可能とする。そのため、電流を流しても劣化しないようにホットキャリア注入による劣化対策を講じておく必要がある。また、黒色を表示する際は、電流制御用TFT202をオフ状態にしておくが、その際、オフ電流値が高いとききれいな黒色表示ができなくなり、コントラストの低下等を招く。従って、オフ電流値も抑える必要がある。

【0056】ホットキャリア注入による劣化に関しては、ゲート電極に対してLDD領域が重なった構造が非常に効果的であることが知られている。しかしながら、LDD領域全体をゲート電極に重ねてしまうとオフ電流値が増加してしまうため、本出願人はゲート電極に重ならないLDD領域を直列に設けるという新規な構造によって、ホットキャリア対策とオフ電流値対策とを同時に解決している。

【0057】この時、ゲート電極に重なったLDD領域の長さは0.1～3μm（好ましくは0.3～1.5μm）にすれば良い。長すぎると寄生容量を大きくしてしまい、短すぎるとホットキャリアを防止する効果が弱くなってしまふ。また、ゲート電極に重ならないLDD領域の長さは1.0～3.5μm（好ましくは1.5～2.0μm）にすれば良い。長すぎると十分な電流を流せなくなり、短すぎるとオフ電流値を低減する効果が弱くなる。

【0058】また、上記構造においてゲート電極とLDD領域とが重なった領域では寄生容量が形成されてしまうため、ソース領域31とチャネル形成領域34の間には設けない方が好ましい。電流制御用TFTはキャリア（ここでは電子）の流れる方向が常に同一であるので、ドレイン領域側のみにLDD領域を設けておけば十分である。

【0059】また、流しうる電流量を多くするという観点から見れば、電流制御用TFT202の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは50～100nm、さらに好ましくは60～80nm）ことも有効である。逆に、スイッチング用TFT201の場合はオフ電流値を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは20～50nm、さらに好ましくは25～40nm）ことも有効である。

【0060】次に、41は第1パッシベーション膜であり、膜厚は10nm～1μm（好ましくは200～500nm）とすれば良い。材料としては、珪素を含む絶縁

膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。このパッシベーション膜41に放熱効果を持たせることは、EL層の熱劣化を防ぐ意味でも有効である。

【0061】放熱効果をもつ薄膜としては、B（ホウ素）、C（炭素）、N（窒素）から選ばれた少なくとも一つの元素と、Al（アルミニウム）、Si（珪素）、P（リン）から選ばれた少なくとも一つの元素とを含む絶縁膜が挙げられる。例えば、窒化アルミニウム（ $Al_xNy$ ）に代表されるアルミニウムの窒化物、炭化珪素（ $Si_xCy$ ）に代表される珪素の炭化物、窒化珪素（ $Si_xNy$ ）に代表される珪素の窒化物、窒化ホウ素（ $B_xNy$ ）に代表されるホウ素の窒化物、リン化ホウ素（ $B_xPy$ ）に代表されるホウ素のリン化物を用いることが可能である。また、酸化アルミニウム（ $Al_xO_y$ ）に代表されるアルミニウムの酸化物は熱伝導率が $20\text{ Wm}^{-1}\text{ K}^{-1}$ であり、好ましい材料の一つと言える。なお、上記透光性材料において、 $x$ 、 $y$ は任意の整数である。

【0062】なお、上記化合物に他の元素を組み合わせることもできる。例えば、酸化アルミニウムに窒素を添加して、 $AlN_xO_y$ で示される窒化酸化アルミニウムを用いることも可能である。なお、上記窒化酸化アルミニウムにおいて、 $x$ 、 $y$ は任意の整数である。

【0063】また、特開昭62-90260号公報に記載された材料を用いることができる。即ち、Si、Al、N、O、Mを含む絶縁膜（但し、Mは希土類元素の少なくとも一種、好ましくはCe（セリウム）、Yb（イッテルビウム）、Sm（サマリウム）、Er（エルビウム）、Y（イットリウム）、La（ランタン）、Gd（ガドリニウム）、Dy（ジスプロシウム）、Nd（ネオジウム）から選ばれた少なくとも一つの元素）を用いることもできる。

【0064】また、ダイヤモンド薄膜またはアモルファスカーボン膜（特にダイヤモンドに特性の近いもの、ダイヤモンドライクカーボン等と呼ばれる。）などの炭素膜を用いることもできる。これらは非常に熱伝導率が高く、放熱層として極めて有効である。

【0065】また、上記放熱効果をもつ材料からなる薄膜を単体で用いることもできるが、これらの薄膜と、窒化珪素膜（ $Si_xNy$ ）や窒化酸化珪素膜（ $SiO_xNy$ ）とを積層することは有効である。なお、上記窒化珪素膜又は窒化酸化珪素膜において、 $x$ 、 $y$ は任意の整数である。

【0066】第1パッシベーション膜41の上には、各TFTを覆うような形で第2層間絶縁膜（平坦化膜と言っても良い）42を形成し、TFTによってできる段差の平坦化を行う。第2層間絶縁膜42としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。勿

論、十分な平坦化が可能であれば、無機膜を用いても良い。

【0067】第2層間絶縁膜42によってTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0068】また、43は遮光性を有する導電膜でなる画素電極（EL素子の陰極に相当する）であり、第2層間絶縁膜42及び第1パッシベーション膜41にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用TFT202のドレイン配線37に接続されるように形成される。

【0069】画素電極43の上にはアルカリ化合物44として、 $5\sim 10\text{ nm}$ 厚のフッ化リチウム膜が蒸着法により形成される。フッ化リチウム膜は絶縁膜なので膜厚が厚すぎるとEL層に電流を流すことができなくなってしまう。また、層状に形成されずに島状に点在するように形成されても問題はない。

【0070】次にEL層45が形成される。本実施形態では、ポリマー系有機物質をスピンコート法にて形成する。ポリマー系有機物質としては公知のあらゆる材料を用いることが可能である。また、本実施形態ではEL層45として発光層を単層で用いるが正孔輸送層や電子輸送層と組み合わせた積層構造の方が発光効率は高いものが得られる。但し、ポリマー系有機物質を積層する場合は蒸着法で形成する低分子有機物質と組み合わせることが望ましい。スピンコート法では有機溶媒にEL層となる有機物質を混合して塗布するので、下地に有機物質があると再び溶解してしまう恐れがある。

【0071】本実施形態で用いることのできる代表的なポリマー系有機物質としては、ポリパラフェニレンビニレン（PPV）系、ポリビニルカルバゾール（PVK）系、ポリフルオレン系などの高分子材料が挙げられる。これらのポリマー系有機物質で電子輸送層、発光層、正孔輸送層または正孔注入層を形成するには、ポリマー前駆体の状態で塗布し、それを真空中で加熱（焼成）することによりポリマー系有機物質に転化すれば良い。

【0072】具体的には、発光層となる白色発光を示すポリマー系有機物質として、特開平8-96959号公報または特開平9-63770号公報に記載された材料を用いれば良い。例えば、1,2-ジクロロメタンに、PVK（ポリビニルカルバゾール）、Bu-PBD（2-（4'-tert-ブチルフェニル）-5-（4''-ビフェニル）-1,3,4-オキサジアゾール）、クマリン6、DCM1（4-ジシアノメチレン-2-メチル-6-p-ジメチルアミノスチリル-4H-ピラン）、TPB（テトラフェニルブタジエン）、ナイルレッドを溶解したものをを用いれば良い。このとき膜厚は $30\sim 150$

nm (好ましくは40~100nm) とすれば良い。また、正孔輸送層としては、ポリマー前駆体であるポリテトラヒドロチオフェニルフェニレンを用い、加熱によりポリフェニレンビニレンとする。膜厚は30~100nm (好ましくは40~80nm) とすれば良い。

【0073】このように、ポリマー系有機物質は、ホスト材料を溶解させた溶液中に蛍光色素を添加することで容易に色調整が可能であるため、白色発光を行う場合には特に有効である。また、ここではポリマー系有機物質を用いてEL素子を形成する例を示しているが、低分子系有機物質を用いても構わない。さらには、EL層として無機物質を用いても良い。

【0074】以上の例は本願発明のEL層として用いることのできる有機物質の一例であって、本願発明を限定するものではない。

【0075】また、EL層45を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行うことが望ましい。EL層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、ドライ窒素雰囲気、ドライアルゴン雰囲気等が好ましい。そのため、塗布用処理室や焼成用処理室を、不活性ガスを充填したクリーンブースに設置し、その雰囲気中で処理することが望ましい。

【0076】以上のようにしてEL層45を形成したら、次に透明導電膜でなる陽極46及び第2パッシベーション膜47が形成される。本実施形態では陽極46として、酸化インジウムと酸化亜鉛の化合物でなる導電膜を用いる。これに少量のガリウムを添加しても良い。また、第2パッシベーション膜47としては、10nm~1μm (好ましくは200~500nm) の厚さの窒化珪素膜を用いる。

【0077】なお、上述のようにEL層は熱に弱いので、陽極46及び第2パッシベーション膜47はなるべく低温 (好ましくは室温から120℃までの温度範囲) で成膜するのが望ましい。従って、プラズマCVD法、真空蒸着法又は溶液塗布法 (スピンコート法) が望ましい成膜方法と言える。

【0078】こうして完成したアクティブマトリクス基板に対向して、対向基板48が設けられる。本実施形態では対向基板48としてガラス基板を用いる。そして、対向基板48には黒色顔料を分散させた樹脂でなる遮光膜49a、49bと、赤色、緑色または青色の顔料を分散させた樹脂でなるカラーフィルター50が形成される。この遮光膜49a、49bは画素電極43と隣接する画素電極との隙間を隠すように配置される。このとき、遮光膜49a、49bに酸化バリウム等の乾燥剤を含有させておくことは有効である。乾燥剤としては他にも特開平9-148066号公報に記載されたような材料を用いることができる。また、カラーフィルター50は画素10

2に対応した位置に形成される。

【0079】また、アクティブマトリクス基板と対向基板48はシール剤 (図示せず) によって接着され、密閉空間51が形成される。本実施形態では、密閉空間51をアルゴンガスで充填している。勿論、この密閉空間51内に上記乾燥剤を配置することも可能である。

【0080】本実施形態のEL表示装置は図2のような構造の画素からなる画素部を有し、画素内において機能に応じて構造の異なるTFTが配置されている。即ち、オフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTとを同じ画素内に形成することにより、高い信頼性を有し、且つ、高精細な画像表示が可能なEL表示装置が得られる。

【0081】

【実施例】〔実施例1〕本発明の実施例について図4~図6を用いて説明する。ここでは、画素部とその周辺に設けられる駆動回路部のTFTを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるCMOS回路を図示することとする。

【0082】まず、図4(A)に示すように、ガラス基板300上に下地膜301を300nmの厚さに形成する。本実施例では下地膜301として窒化酸化珪素膜を積層して用いる。この時、ガラス基板300に接する方の窒素濃度を10~25wt%としておくことと良い。

【0083】また、下地膜301の一部として、図2に示した第1パッシベーション膜41と同様の材料からなる絶縁膜を設けることは有効である。電流制御用TFTは大電流を流すことになるので発熱しやすく、なるべく近いところに放熱効果のある絶縁膜を設けておくことは有効である。

【0084】次に下地膜301の上に50nmの厚さの非晶質珪素膜 (図示せず) を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜 (微結晶半導体膜を含む) であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は20~100nmの厚さであれば良い。

【0085】そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜 (多結晶シリコン膜若しくはポリシリコン膜ともいう) 302を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、XeClガスを用いたエキシマレーザー光を用いて結晶化する。

【0086】なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0087】本実施例では結晶質珪素膜をTFETの活性層として用いるが、非晶質珪素膜を用いることも可能である。また、オフ電流を低減する必要のあるスイッチング用TFETの活性層を非晶質珪素膜で形成し、電流制御用TFETの活性層を結晶質珪素膜で形成することも可能である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【0088】次に、図4(B)に示すように、結晶質珪素膜302上に酸化珪素膜でなる保護膜303を130nmの厚さに形成する。この厚さは100~200nm(好ましくは130~170nm)の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜303は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【0089】そして、その上にレジストマスク304a、304bを形成し、保護膜303を介してn型を付与する不純物元素(以下、n型不純物元素という)を添加する。なお、n型不純物元素としては、代表的には15族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン(PH<sub>3</sub>)を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを $1 \times 10^{14}$  atoms/cm<sup>3</sup>の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【0090】この工程により形成されるn型不純物領域305、306には、n型不純物元素が $2 \times 10^{14} \sim 5 \times 10^{14}$  atoms/cm<sup>3</sup>(代表的には $5 \times 10^{14} \sim 5 \times 10^{15}$  atoms/cm<sup>3</sup>)の濃度で含まれるようにドーズ量を調節する。

【0091】次に、図4(C)に示すように、保護膜303を除去し、添加した15族に属する元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜303をつけたままレーザー光を照射しても良い。

【0092】なお、このレーザー光による不純物元素の活性化に際して、熱処理による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して450~550℃程度の熱処理を行えば良い。

【0093】この工程によりn型不純物領域305、306の端部、即ち、n型不純物領域305、306の周囲に存在するn型不純物元素を添加していない領域との

境界部(接合部)が明確になる。このことは、後にTFETが完成した時点において、LDD領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【0094】次に、図4(D)に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜(以下、活性層という)307~310を形成する。

【0095】次に、図4(E)に示すように、活性層307~310を覆ってゲート絶縁膜311を形成する。ゲート絶縁膜311としては、10~200nm、好ましくは50~150nmの厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では110nm厚の窒化酸化珪素膜を用いる。

【0096】次に、200~400nm厚の導電膜を形成し、パターニングしてゲート電極312~316を形成する。このゲート電極312~316の端部をテーパ状にすることもできる。なお、本実施例ではゲート電極と、ゲート電極に電気的に接続された引き回しのための配線(以下、ゲート配線という)とを別の材料で形成する。具体的にはゲート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成してしまっても構わない。

【0097】また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には2μm以下の線幅にパターニング可能な材料が好ましい。

【0098】代表的には、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)、クロム(Cr)、シリコン(Si)から選ばれた元素でなる膜、または前記元素の窒化物膜(代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜)、または前記元素を組み合わせた合金膜(代表的にはMo-W合金、Mo-Ta合金)、または前記元素のシリサイド膜(代表的にはタングステンシリサイド膜、チタンシリサイド膜)を用いることができる。勿論、単層で用いても積層して用いても良い。

【0099】本実施例では、50nm厚の窒化タングステン(WN)膜と、350nm厚のタングステン(W)膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとしてXe、Ne等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【0100】またこの時、ゲート電極313、316はそれぞれn型不純物領域305、306の一部とゲート絶縁膜311を介して重なるように形成する。この重な

った部分が後にゲート電極と重なったLDD領域となる。

【0101】次に、図5(A)に示すように、ゲート電極312~316をマスクとして自己整合的にn型不純物元素(本実施例ではリン)を添加する。こうして形成される不純物領域317~323にはn型不純物領域305、306の1/2~1/10(代表的には1/3~1/4)の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{16}$  atoms/cm<sup>2</sup>(典型的には $3 \times 10^{17} \sim 3 \times 10^{18}$  atoms/cm<sup>2</sup>)の濃度が好ましい。

【0102】次に、図5(B)に示すように、ゲート電極等を覆う形でレジストマスク324a~324cを形成し、n型不純物元素(本実施例ではリン)を添加して高濃度にリンを含む不純物領域325~331を形成する。ここでもフォスフィン(PH<sub>3</sub>)を用いたイオンドーピング法で行い、この領域のリンの濃度は $1 \times 10^{19} \sim 1 \times 10^{21}$  atoms/cm<sup>2</sup>(代表的には $2 \times 10^{19} \sim 5 \times 10^{21}$  atoms/cm<sup>2</sup>)となるように調節する。

【0103】この工程によってnチャネル型TFTのソース領域若しくはドレイン領域が形成されるが、スイッチング用TFTでは、図5(A)の工程で形成したn型不純物領域320~322の一部を残す。この残された領域が、図2におけるスイッチング用TFTのLDD領域15a~15dに対応する。

【0104】次に、図5(C)に示すように、レジストマスク324a~324cを除去し、新たにレジストマスク332を形成する。そして、p型不純物元素(本実施例ではボロン)を添加し、高濃度にボロンを含む不純物領域333、334を形成する。ここではジボラン(B<sub>2</sub>H<sub>6</sub>)を用いたイオンドーピング法により $3 \times 10^{19} \sim 3 \times 10^{21}$  atoms/cm<sup>2</sup>(代表的には $5 \times 10^{19} \sim 1 \times 10^{21}$  atoms/cm<sup>2</sup>)濃度となるようにボロンを添加する。

【0105】なお、不純物領域333、334には既に $1 \times 10^{19} \sim 1 \times 10^{21}$  atoms/cm<sup>2</sup>の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にP型に反転し、P型の不純物領域として機能する。

【0106】次に、レジストマスク332を除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーンズアニール法、レーザーアニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、550℃、4時間の熱処理を行う。

【0107】このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰

囲気中の酸素濃度は1ppm以下、好ましくは0.1ppm以下とすることが望ましい。

【0108】次に、活性化工程が終了したら300nm厚のゲート配線335を形成する。ゲート配線335の材料としては、アルミニウム(Al)又は銅(Cu)を主成分(組成として50~100%を占める。)とする金属膜を用いれば良い。配置としては図3のゲート配線211のように、スイッチング用TFTのゲート電極314、315(図3のゲート電極19a、19bに相当する)を電気的に接続するように形成する。(図5(D))

【0109】このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域(画素部)を形成することができる。即ち、画面の大きさが対角10インチ以上(さらには30インチ以上)のEL表示装置を実現する上で、本実施例の画素構造は極めて有効である。

【0110】次に、図6(A)に示すように、第1層間絶縁膜336を形成する。第1層間絶縁膜336としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は400nm~1.5μmとすれば良い。本実施例では、200nm厚の窒化酸化珪素膜の上に800nm厚の酸化珪素膜を積層した構造とする。

【0111】さらに、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不對結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。

【0112】なお、水素化処理は第1層間絶縁膜336を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成しても構わない。

【0113】次に、第1層間絶縁膜336に対してコンタクトホールを形成し、ソース配線337~340と、ドレイン配線341~343を形成する。なお、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0114】次に、50~500nm(代表的には200~300nm)の厚さで第1パッシベーション膜344を形成する。本実施例では第1パッシベーション膜344として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。勿論、図2の第1パッシベーション膜41と同様の材料を用いることが可能である。

【0115】なお、窒化酸化珪素膜の形成に先立ってH

10

20

30

40

50

1、NH<sub>3</sub>等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜336に供給され、熱処理を行うことで、第1パッシベーション膜344の膜質が改善される。それと同時に、第1層間絶縁膜336に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【0116】次に、図6(B)に示すように有機樹脂からなる第2層間絶縁膜345を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB(ベンゾシクロブテン)等を使用することができる。特に、第2層間絶縁膜345は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではTFTによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1~5μm(さらに好ましくは2~4μm)とすれば良い。

【0117】次に、第2層間絶縁膜345及び第1パッシベーション膜344にドレイン配線343に達するコンタクトホールを形成し、画素電極346を形成する。本実施例では画素電極346として300nm厚のアルミニウム合金膜(1wt%のチタンを含有したアルミニウム膜)を形成する。なお、347は隣接する画素電極の端部である。

【0118】次に、図6(C)に示すように、アルカリ化合物348を形成する。本実施例ではフッ化リチウム膜を5nmの厚さを狙って蒸着法により形成する。そして、その上に100nm厚のEL層349をスピンコート法により形成する。

【0119】本実施例では、白色発光を示すポリマー系有機物質として、特開平8-96959号公報または特開平9-63770号公報に記載された材料を用いる。例えば、1,2-ジクロロメタンに、PVK(ポリビニルカルバゾール)、Bu-PBD(2-(4'-tert-ブチルフェニル)-5-(4''-ピフェニル)-1,3,4-オキサジアゾール)、クマリン6、DCM1(4-ジシアノメチレン-2-メチル-6-p-ジメチルアミノステリル-4H-ピラン)、TPB(テトラフェニルブタジエン)、ナイルレッドを溶解したものをを用いれば良い。

【0120】なお、本実施例ではEL層349を上記発光層のみの単層構造とするが、必要に応じて電子注入層、電子輸送層、正孔輸送層、正孔注入層、電子阻止層もしくは正孔素子層を設けても良い。

【0121】次に、EL層349を覆って200nm厚の透明導電膜でなる陽極350を形成する。本実施例では酸化インジウムと酸化亜鉛との化合物からなる膜を蒸着法により形成し、パターニングを行って陽極とする。

【0122】最後に、プラズマCVD法により窒化珪素膜でなる第2パッシベーション膜351を100nmの厚さに形成する。この第2パッシベーション膜351は

EL層349を水分等から保護する。また、EL層349で発生した熱を逃がす役割も果たす。放熱効果をさらに高めるために、窒化珪素膜と炭素膜(好ましくはダイヤモンドライクカーボン膜)を積層して第2パッシベーション膜とすることも有効である。

【0123】こうして図6(C)に示すような構造のアクティブマトリクス型EL表示装置が完成する。ところで、本実施例のアクティブマトリクス型EL表示装置は、画素部だけでなく駆動回路部にも最適な構造のTFTを配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

【0124】まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有するTFTを、駆動回路を形成するCMOS回路のnチャネル型TFT205として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路(サンプル及びホールド回路)などが含まれる。デジタル駆動を行う場合には、D/Aコンバータなどの信号変換回路も含まれうる。

【0125】本実施例の場合、図6(C)に示すように、nチャネル型205の活性層は、ソース領域355、ドレイン領域356、LDD領域357及びチャネル形成領域358を含み、LDD領域357はゲート絶縁膜311を介してゲート電極313と重なっている。

【0126】ドレイン領域側のみにLDD領域を形成しているのは、動作速度を落とさないための配慮である。また、このnチャネル型TFT205はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方が良い。従って、LDD領域357は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0127】また、CMOS回路のpチャネル型TFT206は、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。勿論、nチャネル型TFT205と同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。

【0128】なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用TFTと電流制御用TFTの中間程度の機能を有するTFTを配置することが望ましい。

【0129】従って、サンプリング回路を形成するnチャネル型TFTは、図10に示すような構造のTFTを配置することが望ましい。図10に示すように、LDD領域901a、901bの一部がゲート絶縁膜902を介してゲート電極903と重なる。この効果は電流制御用TFT202の説明で述べた通りであり、サンプリング



回路の場合はチャネル形成領域 904 を挟む形で設ける点異なる。

【0130】なお、実際には図 6 (C) まで完成したら、図 1、図 2 で説明したように遮光膜を有する対向基板を用いて EL 層を密閉空間に封入する。その際、密閉空間の内部を不活性雰囲気にしたリ、内部に吸湿性材料（例えば酸化バリウム）を配置することで EL 層の信頼性（寿命）が向上する。この EL 層の封入処理は、液晶表示装置のセル組み工程に用いられる技術を転用しても良い。

【0131】また、EL 層の封入処理が完了したら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ（フレキシブルプリントサーキット：FPC）を取り付けて製品として完成する。

【0132】ここで本実施例のアクティブマトリクス型 EL 表示装置の構成を図 7 の斜視図を用いて説明する。本実施例のアクティブマトリクス型 EL 表示装置は、ガラス基板 601 上に形成された、画素部 602 と、ゲート側駆動回路 603 と、ソース側駆動回路 604 で構成される。画素部のスイッチング用 TFT 605 は n チャネル型 TFT であり、ゲート側駆動回路 603 に接続されたゲート配線 606、ソース側駆動回路 604 に接続されたソース配線 607 の交点に配置されている。また、スイッチング用 TFT 605 のドレインは電流制御用 TFT 608 のゲートに接続されている。

【0133】さらに、電流制御用 TFT 606 のソース側は電源供給線 609 に接続される。本実施例のような構造では、電源供給線 609 は、EL 素子 610 のソースに接続され、また、電流制御用 TFT 608 のドレインには EL 素子 610 が接続されている。

【0134】電流制御用 TFT 608 が n チャネル型 TFT である場合、ドレインに EL 素子 610 の陰極が電気的に接続される。また、電流制御用 TFT 608 が p チャネル型 TFT である場合、ドレインに EL 素子 610 の陽極が電気的に接続される。

【0135】そして、外部入出力端子となる FPC 611 には駆動回路まで信号を伝達するための接続配線（接続配線）612、613、及び電源供給線 609 に接続された接続配線 614 が設けられている。

【0136】また、図 7 に示した EL 表示装置の回路構成の一例を図 8 に示す。本実施例の EL 表示装置は、ソース側駆動回路 701、ゲート側駆動回路 (A) 707、ゲート側駆動回路 (B) 711、画素部 706 を有している。なお、本明細書中において、駆動回路とはソース側処理回路およびゲート側駆動回路を含めた総称である。

【0137】ソース側駆動回路 701 は、シフトレジスタ 702、レベルシフタ 703、バッファ 704、サンプリング回路（サンプル及びホールド回路）705 を備

えている。また、ゲート側駆動回路 (A) 707 は、シフトレジスタ 708、レベルシフタ 709、バッファ 710 を備えている。ゲート側駆動回路 (B) 711 も同様な構成である。

【0138】ここでシフトレジスタ 702、708 は駆動電圧が 5～16V（代表的には 10V）であり、回路を形成する CMOS 回路に使われる n チャネル型 TFT は図 6 (C) の 205 で示される構造が適している。

【0139】また、レベルシフタ 703、709、バッファ 704、710 はシフトレジスタと同様に、図 6 (C) の n チャネル型 TFT 205 を含む CMOS 回路が適している。なお、ゲート配線をダブルゲート構造、トリプルゲート構造といったマルチゲート構造とすることは、各回路の信頼性を向上させる上で有効である。

【0140】また、サンプリング回路 705 はソース領域とドレイン領域が反転する上、オフ電流値を低減する必要があるため、図 10 の n チャネル型 TFT 208 を含む CMOS 回路が適している。

【0141】また、画素部 706 は図 2 に示した構造の画素を配置する。

【0142】なお、上記構成は、図 4～6 に示した作製工程に従って TFT を作製することによって容易に実現することができる。また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の作製工程に従えば、その他にも信号分割回路、D/A コンバータ回路、オペアンプ回路、 $\gamma$  補正回路など駆動回路以外の論理回路を同一基板上に形成することが可能であり、さらにはメモリ部やマイクロプロセッサ等を形成しようと考えている。

【0143】さらに、本実施例の EL 表示装置について図 11 (A)、(B) を用いて説明する。なお、必要に応じて図 7、図 8 で用いた符号を引用することにする。

【0144】基板（TFT の下の下地膜を含む）1000 はアクティブマトリクス基板であり、基板上に画素部 1001、ソース側駆動回路 1002、ゲート側駆動回路 1003 が形成されている。それぞれの駆動回路からの各種配線は、接続配線 612～614 を経て FPC 611 に至り外部機器へと接続される。

【0145】このとき少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにして対向基板 1004 を設ける。なお、対向基板 1004 は接着剤（シール剤）1005 によって、アクティブマトリクス基板 1000 と共同して密閉空間 1006 を形成するように接着される。このとき、EL 素子は完全に前記密閉空間 1006 に封入された状態となり、外気から遮断される。

【0146】また、本実施例では接着剤 1005 として光硬化性のエポキシ系樹脂を用いるが、アクリレート系樹脂等の接着剤を用いることも可能である。また、EL 層の耐熱性が許せば熱硬化性樹脂を用いることもできる。但し、可能な限り酸素、水分を透過しない材質であ

ることが必要である。接着剤 1005 はディスペンサー等の塗布装置を用いて形成すれば良い。

【0147】さらに、本実施例では対向基板 1004 とアクティブマトリクス基板 1000 との間の密閉空間 1006 には窒素ガスを充填しておく。さらに、対向基板 1004 の内側（密閉空間側）には図 1、図 2 で説明したように遮光膜 1007 及びカラーフィルター 1008 が設けられており、本実施例では遮光膜 1007 として酸化バリウムと黒色の顔料を含有させた樹脂膜を、カラーフィルター 1008 として赤色、緑色または青色の顔料を含有させた樹脂膜を用いている。

【0148】また、図 11 (B) に示すように、画素部には個々に孤立した EL 素子を有する複数の画素が設けられ、それらは全て陽極 1009 を共通電極としている。このとき、EL 層は画素部のみ設ければよく、駆動回路の上に設ける必要はない。EL 層を選択的に設けるには、シャドーマスクを用いた蒸着法、リフトオフ法、ドライエッチング法もしくはレーザースクライブ法を用いれば良い。

【0149】陽極 1009 は、接続配線 1010 に電気的に接続される。接続配線 1010 は陽極 1009 に所定の電圧を与えるための電源供給線であり、導電性ペースト材料 1011 を介して FPC 611 に電気的に接続される。なお、ここでは接続配線 1010 について説明したが、他の接続配線 612 ~ 614 も同様にして FPC 611 に電気的に接続される。

【0150】以上説明したような図 11 に示す状態は、FPC 611 を外部機器の端子に接続することで画素部に画像を表示することができる。本明細書中では、FPC を取り付けすることで画像表示が可能な状態となる物品、即ち、アクティブマトリクス基板と対向基板とを貼り合わせた物品（FPC が取り付けられている状態を含む）を EL 表示装置と定義している。

【0151】【実施例 2】本実施例では、画素の構成を図 3 (B) に示した構成と異なるものとした例を図 12 に示す。本実施例では、図 3 (B) に示した二つの画素を、接地電位を与えるための電源供給線 212 について対称となるように配置する。即ち、図 12 に示すように、電源供給線 213 を隣接する二つの画素間で共通化することで、必要とする配線の本数を低減することができる。なお、画素内に配置される TFT 構造等はそのまま良い。

【0152】このような構成とすれば、より高精細な画素部を作製することが可能となり、画像の品質が向上する。

【0153】なお、本実施例の構成は実施例 1 の作製工程に従って容易に実現可能であり、TFT 構造等に関しては実施例 1 や図 2 の説明を参照すれば良い。

【0154】【実施例 3】実施例 1、2 ではトップゲート型 TFT の場合について説明したが、本願発明は TFT

T 構造に限定されるものではないので、ボトムゲート型 TFT（代表的には逆スタガ型 TFT）を用いて実施しても構わない。また、逆スタガ型 TFT は如何なる手段で形成されたものでも良い。

【0155】逆スタガ型 TFT は工程数がトップゲート型 TFT よりも少なくし易い構造であるため、本願発明の課題である製造コストの低減には非常に有利である。なお、本実施例の構成は、実施例 2、3 のいずれの構成とも自由に組み合わせることが可能である。

【0156】【実施例 4】図 3 (B) では EL 表示装置の画素においてスイッチング用 TFT をマルチゲート構造とすることによりスイッチング用 TFT のオフ電流値を低減し、保持容量の必要性を排除している。しかしながら、従来通りに保持容量を設ける構造としても構わない。その場合、図 14 に示すように、スイッチング用 TFT 201 のドレインに対して電流制御用 TFT 202 のゲートと並列に保持容量 1301 を形成することになる。

【0157】なお、本実施例の構成は、実施例 1 ~ 3 のいずれの構成とも自由に組み合わせることができる。即ち、画素内に保持容量が設けられるだけであって、TFT 構造や EL 層の材料等に限定を加えるものではない。

【0158】【実施例 5】実施例 1 では、結晶質珪素膜 302 の形成手段としてレーザ結晶化を用いているが、本実施例では異なる結晶化手段を用いる場合について説明する。

【0159】本実施例では、非晶質珪素膜を形成した後、特開平 7-130652 号公報に記載された技術を用いて結晶化を行う。同公報に記載された技術は、結晶化を促進（助長）する触媒として、ニッケル等の元素を用い、結晶性の高い結晶質珪素膜を得る技術である。

【0160】また、結晶化工程が終了した後で、結晶化に用いた触媒を除去する工程を行っても良い。その場合、特開平 10-270363 号若しくは特開平 8-330602 号に記載された技術により触媒をゲッタリングすれば良い。

【0161】また、本出願人による特願平 11-076967 の出願明細書に記載された技術を用いて TFT を形成しても良い。

【0162】以上のように、実施例 1 に示した作製工程は一実施例であって、図 2 又は実施例 1 の図 6 (C) の構造が実現できるのであれば、他の作製工程を用いても問題はない。

【0163】なお、本実施例の構成は、実施例 1 ~ 4 のいずれの構成とも自由に組み合わせることが可能である。

【0164】【実施例 6】本願発明の EL 表示装置を駆動するにあたって、画像信号としてアナログ信号を用いたアナログ駆動を行うこともできるし、デジタル信号を用いたデジタル駆動を行うこともできる。



【0165】アナログ駆動を行う場合、スイッチング用 T F T のソース配線にはアナログ信号が送られ、その階調情報を含んだアナログ信号が電流制御用 T F T のゲート電圧となる。そして、電流制御用 T F T で E L 素子に流れる電流を制御し、E L 素子の発光強度を制御して階調表示を行う。

【0166】一方、デジタル駆動を行う場合、アナログ的な階調表示とは異なり、時分割駆動と呼ばれる階調表示を行う。即ち、発光時間の長さを調節することで、視覚的に色階調が変化しているように見せる。

【0167】E L 素子は液晶素子に比べて非常に応答速度が速いため、高速で駆動することが可能である。そのため、1 フレームを複数のサブフレームに分割して階調表示を行う時分割駆動に適した素子であると言える。

【0168】このように、本願発明は素子構造に関する技術であるので、駆動方法は如何なるものであっても構わない。

【0169】〔実施例 7〕E L 表示装置は自発光により画像表示を行うため、バックライトを必要としない。また、反射型液晶表示装置は屋外の光を用いて画像表示を行える点に特徴があるが、暗い所では明るさが足りずに結局バックライトが必要となる。その点、E L 表示装置は暗い所であっても自発光型であるから何ら問題はない。

【0170】しかしながら、実際に E L 表示装置を表示部とする電子装置を屋外で使う場合、当然暗い所で見ると明るく輝度が高くないと認識できない場合がある。

【0171】E L 層の発光は流す電流量によって変化するため、輝度を高くするには流す電流も増え、それに伴って消費電力も増してしまう。しかし、発光輝度をそのような高いレベルに合わせてしまうと、暗い所では消費電力ばかり大きくて必要以上に明るい表示となってしまうことになる。

【0172】そのような場合に備えて、本願発明の E L 表示装置には、外部の明るさをセンサーで感知して、明るさの程度に応じて E L 層の発光輝度を変える機能を持たせることが望ましい。即ち、明るい所では発光輝度を高くし、暗い所では発光輝度を低くして消費電力の増加を防ぐ。その結果、本願発明の E L 表示装置の消費電力を低減することが可能となる。

【0173】なお、外部の明るさを感知するセンサーとしては、C M O S センサーや C C D 等を用いることができる。C M O S センサーは公知の技術を用いて E L 表示装置の駆動回路や画素部と同一の基板上に形成すれば良い。また、C C D を形成した半導体チップを E L 表示装置に貼り付けても良いし、E L 表示装置を表示部として用いた電子装置の一部に C C D や C M O S センサーを設

ける構成としても構わない。

【0174】こうして外部の明るさを感知するセンサーによって得られた信号に応じて、E L 層に流す電流を変えるための回路を設け、それにより外部の明るさに応じて E L 層の発光輝度を調節しうる。

【0175】なお、本実施例の構成は、実施例 1 ~ 6 のいずれの構成とも自由に組み合わせて実施することが可能である。

【0176】〔実施例 8〕本願発明を実施して形成された E L 表示装置は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電子装置の表示部として用いることができる。例えば、T V 放送等を大画面で鑑賞するには対角 30 インチ以上（典型的には 40 インチ以上）の E L ディスプレイ（E L 表示装置を筐体に組み込んだディスプレイ）の表示部として本願発明の E L 表示装置を用いるとよい。

【0177】なお、E L ディスプレイには、パソコン用ディスプレイ、T V 放送受信用ディスプレイ、広告表示用ディスプレイ等の全ての情報表示用ディスプレイが含まれる。また、その他にも様々な電子装置の表示部として本願発明の E L 表示装置を用いることができる。

【0178】その様な電子装置としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、カーナビゲーションシステム、カーオーディオ、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはコンパクトディスク（C D）、レーザーディスク（登録商標）（L D）又はデジタルビデオディスク（D V D）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から見ることの多い携帯情報端末は視野角の広さが重要視されるため、E L 表示装置を用いることが望ましい。それら電子装置の具体例を図 14 に示す。

【0179】図 14（A）は E L ディスプレイであり、筐体 2001、支持台 2002、表示部 2003 等を含む。本願発明は表示部 2003 に用いることができる。E L ディスプレイは自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。

【0180】図 14（B）はビデオカメラであり、本体 2101、表示部 2102、音声入力部 2103、操作スイッチ 2104、バッテリー 2105、受像部 2106 等を含む。本願発明の E L 表示装置は表示部 2102 に用いることができる。

【0181】図 14（C）は頭部取り付け型の E L ディスプレイの一部（右片側）であり、本体 2201、信号ケーブル 2202、頭部固定バンド 2203、表示部 2

204、光学系2205、EL表示装置2206等を含む。本願発明はEL表示装置2206に用いることができる。

【0182】図14(D)は記録媒体を備えた画像再生装置(具体的にはDVD再生装置)であり、本体2301、記録媒体(CD、LDまたはDVD等)2302、操作スイッチ2303、表示部(a)2304、表示部(b)2305等を含む。表示部(a)は主として画像情報を表示し、表示部(b)は主として文字情報を表示するが、本願発明のEL表示装置はこれら表示部

(a)、(b)に用いることができる。なお、記録媒体を備えた画像再生装置には、CD再生装置、ゲーム機器なども含まれる。

【0183】図14(E)は携帯型(モバイル)コンピュータであり、本体2401、カメラ部2402、受像部2403、操作スイッチ2404、表示部2405等を含む。本願発明のEL表示装置は表示部2405に用いることができる。

【0184】図14(F)はパーソナルコンピュータであり、本体2501、筐体2502、表示部2503、キーボード2504等を含む。本願発明のEL表示装置は表示部2503に用いることができる。

【0185】なお、将来的にEL材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0186】また、上記電子装置はインターネットやCATV(ケーブルテレビ)などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。EL材料の応答速度は非常に高いため、EL表示装置は動画表示に好ましいが、画素間の輪郭がぼやけてしまったりは動画全体もぼやけてしまう。従って、画素間の輪郭を明瞭にするという本願発明のEL表示装置を電子装置の表示部として用いることは極めて有効である。

【0187】また、EL表示装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話やカーオーディオのような文字情報を主とする表示部にEL表示装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0188】ここで図15(A)は携帯電話であり、本体2601、音声出力部2602、音声入力部2603、表示部2604、操作スイッチ2605、アンテナ2606を含む。本願発明のEL表示装置は表示部2604に用いることができる。なお、表示部2604は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【0189】また、図15(B)はカーオーディオであ

り、本体2701、表示部2702、操作スイッチ2703、2704を含む。本願発明のEL表示装置は表示部2702に用いることができる。また、本実施例では車載用カーオーディオを示すが、据え置き型のカーオーディオに用いても良い。なお、表示部2704は黒色の背景に白色の文字を表示することで消費電力を抑えられる。これは据え置き型のカーオーディオにおいて特に有効である。

【0190】以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子装置に用いることが可能である。また、本実施例の電子装置は実施例1~7の構成を自由に組み合わせたEL表示装置を用いることで得ることができる。

【0191】

【発明の効果】本願発明を実施することでEL表示装置の画素部において画素間の輪郭が明瞭なものとなり、高精細な画像表示の可能なEL表示装置が得られる。また、本願発明では画素間の隙間を隠すために遮光膜を用いるが、その遮光膜を対向基板側に設けることで歩留まりの低下を防いでいる。さらに、本願発明のEL表示装置は、液晶表示装置の製造ラインを転用して作製することが可能であるため、設備投資の負担が小さくて済む。従って、安価で、且つ、高精細な画像表示の可能なEL表示装置が得られる。また、本願発明のEL表示装置を表示部として用いることにより、安価で視認性の高い電子装置を得ることができる。

【図面の簡単な説明】

【図1】 EL表示装置の画素部を示す図。

【図2】 EL表示装置の画素の断面構造を示す図。

【図3】 EL表示装置の画素部の上面構造及び構成を示す図。

【図4】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図5】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図6】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図7】 EL表示装置の外観を示す図。

【図8】 EL表示装置の回路ブロック構成を示す図。

【図9】 EL表示装置の画素を拡大した図。

【図10】 EL表示装置のサンプリング回路の構造を示す図。

【図11】 EL表示装置の外観を示す図。

【図12】 EL表示装置の画素の構成を示す図。

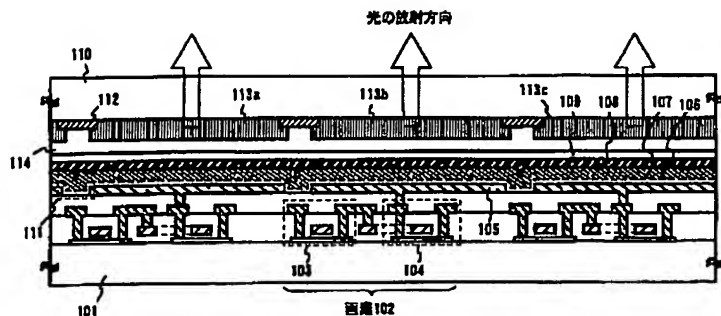
【図13】 EL表示装置の画素の断面構造を示す図。

【図14】 電子装置の具体例を示す図。

【図15】 電子装置の具体例を示す図。

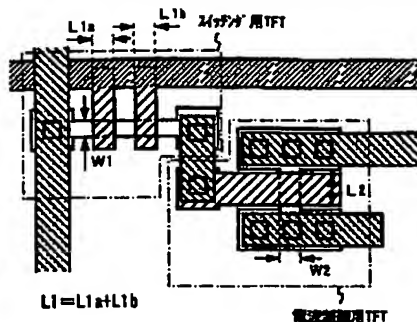
【図16】 有機物質の色度座標を示す図。

【図 1】

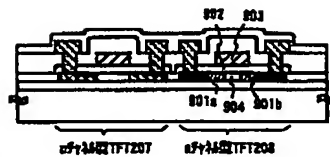


101:基板 102:圖案 103:レジスタ用TF7 104:電圧制御用TF7 105:光源電極 (陰極)  
106:有機化合物 107:E.L.層 108:隔壁 109:アパレル層 110:封入基板  
111:有機電極の建削 112:透光膜 113a~113c:ゲージ層 114:密封空間

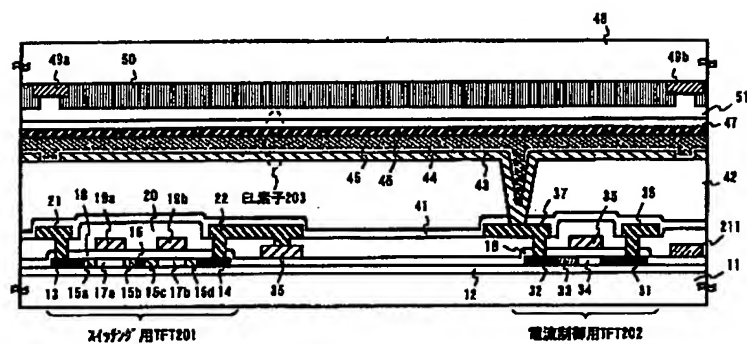
【图9】



【图 10】

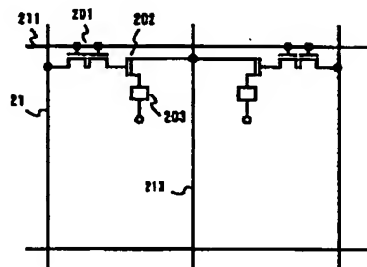


【图2】

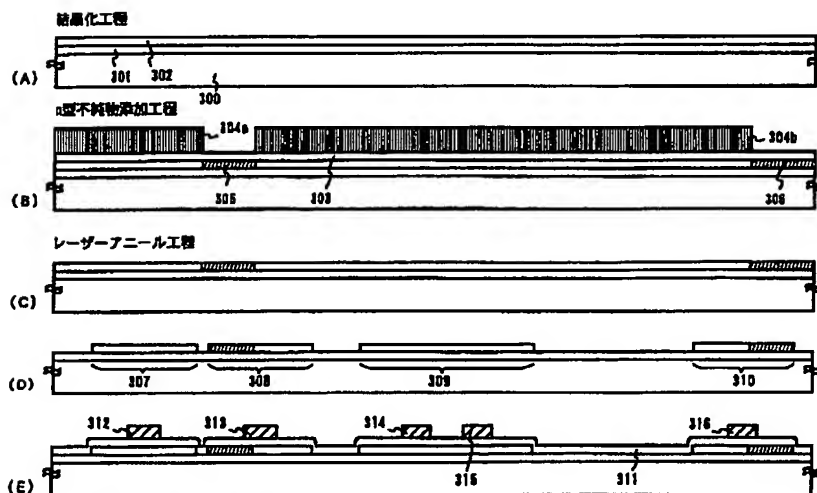


11: 蒸気 12: 地下地 13: 7-1階地 14: 7-1階地 15: ~15d: LDD 階地 16: 高湿度不凍物階地  
17a, 17b: 7-1階地形成地 18: 7-1階地階地 19a, 19b: 7-1階地 20: 1階地階地 21: 2-2階地  
22: 7-1階地 23: 7-1階地 24: 7-1階地 25: LDD 階地 26: 7-1階地形成地  
27: 7-1階地 28: 7-1階地 29: 7-1階地 30: 7-1階地 31: 7-1階地 32: 7-1階地 33: 7-1階地  
34: 7-1階地 35: 7-1階地 36: 7-1階地 37: 7-1階地 38: 7-1階地 39: 7-1階地 40: 7-1階地  
41: 7-1階地 42: 7-1階地 43: 7-1階地 44: 7-1階地 45: 7-1階地 46: 7-1階地 47: 7-1階地 48: 7-1階地  
49a, 49b: 7-1階地 50: 7-1階地 51: 7-1階地 52: 7-1階地 53: 7-1階地 54: 7-1階地 55: 7-1階地 56: 7-1階地 57: 7-1階地 58: 7-1階地 59: 7-1階地 60: 7-1階地 61: 7-1階地 62: 7-1階地 63: 7-1階地 64: 7-1階地 65: 7-1階地 66: 7-1階地 67: 7-1階地 68: 7-1階地 69: 7-1階地 70: 7-1階地 71: 7-1階地 72: 7-1階地 73: 7-1階地 74: 7-1階地 75: 7-1階地 76: 7-1階地 77: 7-1階地 78: 7-1階地 79: 7-1階地 80: 7-1階地 81: 7-1階地 82: 7-1階地 83: 7-1階地 84: 7-1階地 85: 7-1階地 86: 7-1階地 87: 7-1階地 88: 7-1階地 89: 7-1階地 90: 7-1階地 91: 7-1階地 92: 7-1階地 93: 7-1階地 94: 7-1階地 95: 7-1階地 96: 7-1階地 97: 7-1階地 98: 7-1階地 99: 7-1階地 100: 7-1階地

【图 1 2】

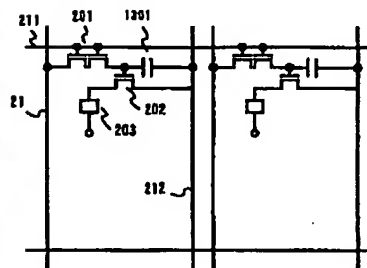


【図 4】

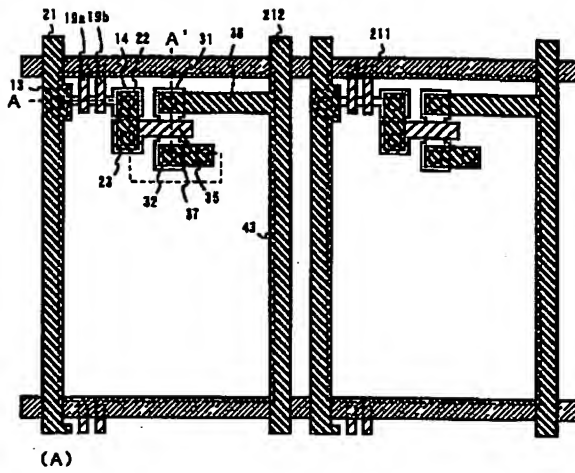


300: 木質基板 301: 下地膜 302: 樹脂層 303: 保護層 304a~304b: レジスト  
305, 306: 不純物領域(b) 307~310: 活性層 311: p-型絶縁膜 312~318: ゲート電極

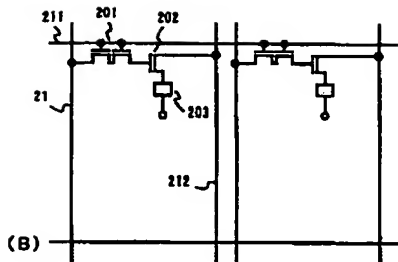
【図 13】



【図 3】

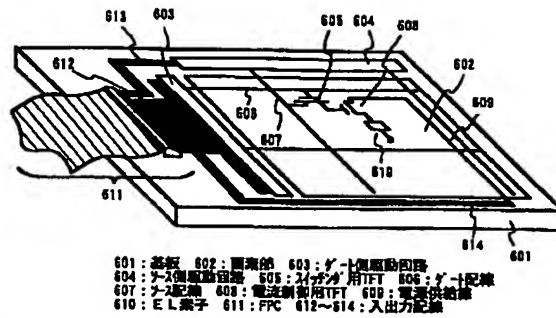


(A)



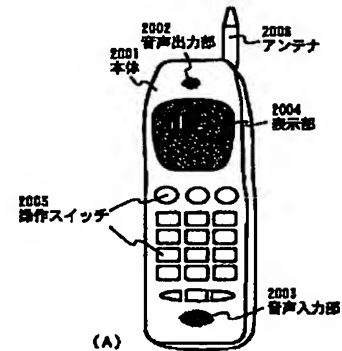
(B)

【図 7】



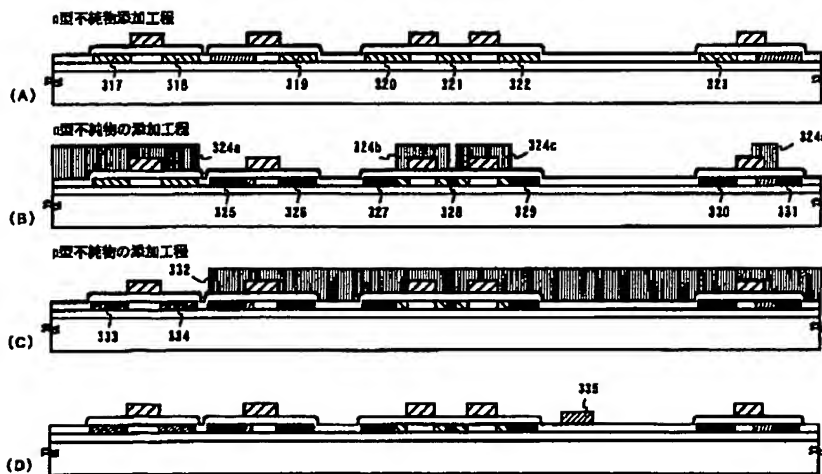
601: 基板 602: 固定部 603: ゲート駆動回路  
604: ゲート駆動回路 605: シグナル用TFT 606: ゲート配線  
607: ゲート配線 608: 電流制御用TFT 609: 電流供給線  
610: E.L.素子 611: PFC 612~614: 入出力配線

【図 15】

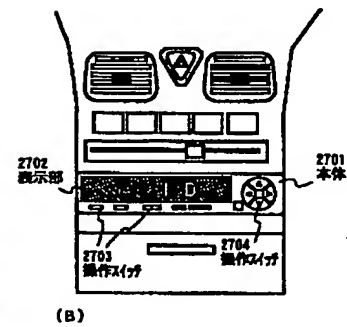


(A)

【図 5】

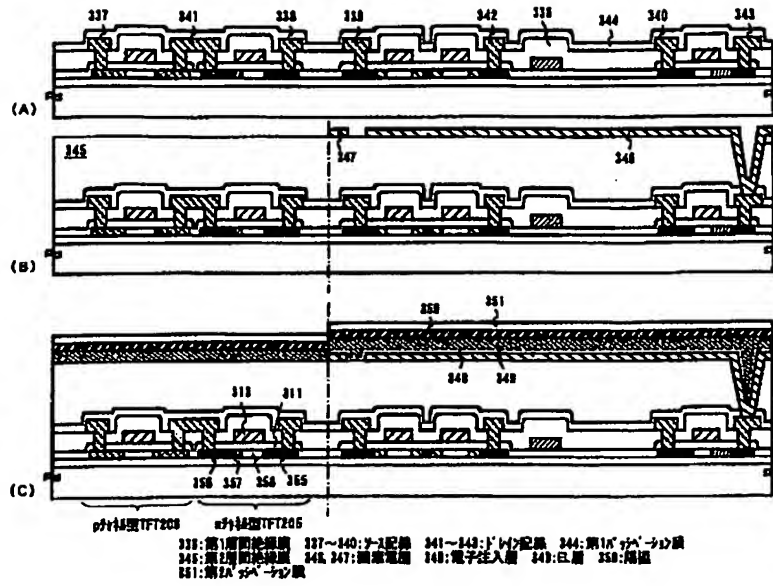


317~323: n型不純物領域(c) 324a~324d, 332: p+ 層 325~331: n型不純物領域(a) 333, 334: p型不純物領域(d)  
335: ゲート配線

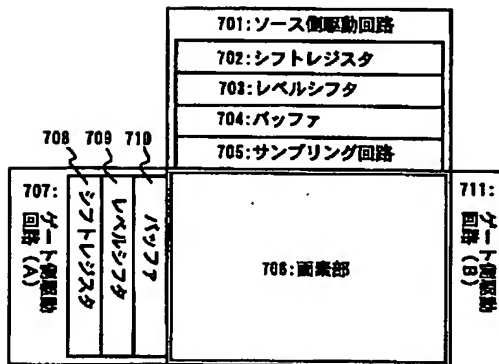


(B)

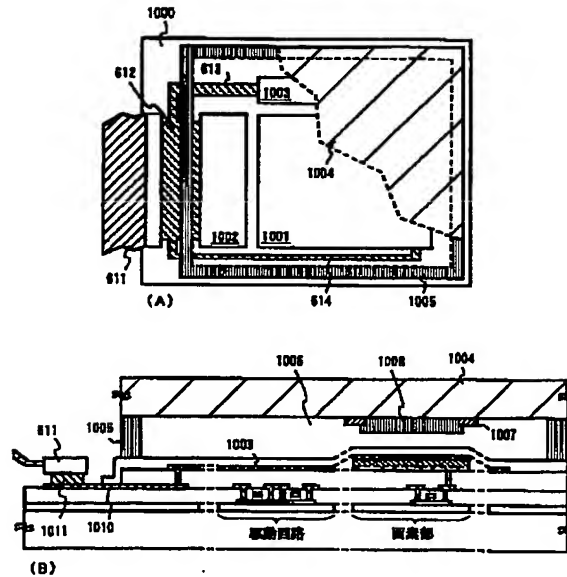
【図6】



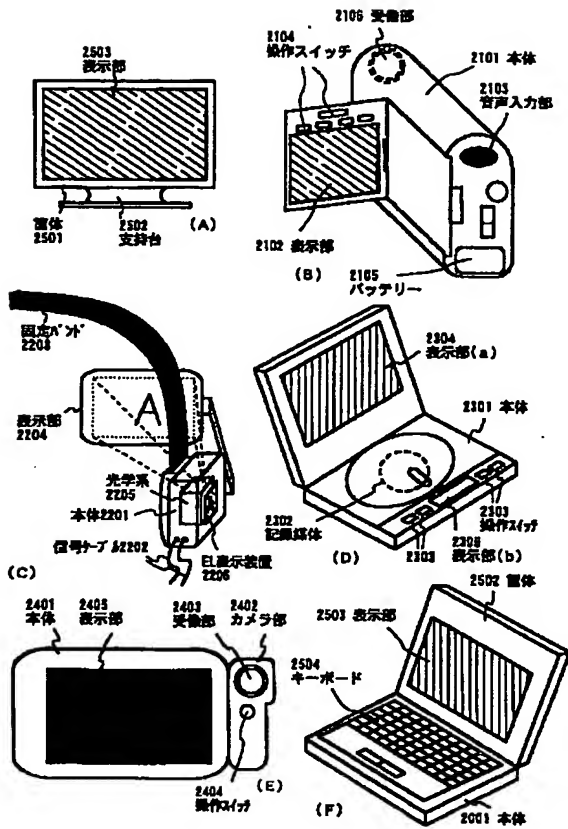
【図8】



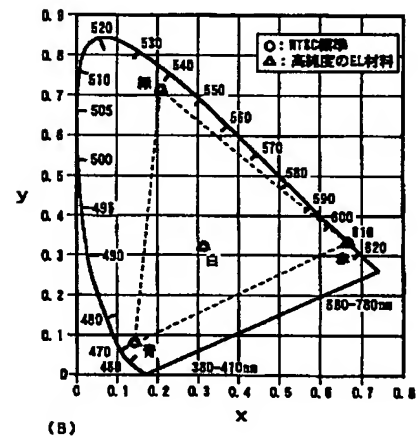
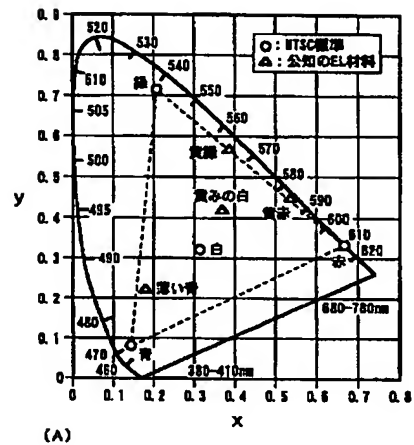
【図11】



【図14】



【図16】



フロントページの続き

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テマコード (参考)
G 0 9 F 9/30	3 4 9 3 6 5	G 0 9 F 9/30	3 4 9 B 3 6 5 Z
H 0 5 B 33/10 33/12 33/14		H 0 5 B 33/10 33/12 33/14	B E A

- (31) 優先権主張番号 特願平11-336247  
 (32) 優先日 平成11年11月26日 (1999. 11. 26)  
 (33) 優先権主張国 日本 (J P)

F ターム ( 参考 )    2H102 BB06

3K007 AB04 AB17 AB18 BA06 BB06

CA01 CA02 CA04 CA05 CA06

CB01 DA00 DB03 EB00 FA01

FA02 FA03

5C094 AA01 AA05 AA08 AA43 AA44

BA03 BA27 CA19 EA04 EB02

ED02 HA05 HA07 HA08 HA10

5G435 AA01 AA04 AA17 BB05 FF13

GG12 KK05 LL04 LL07 LL08

LL14 LL17